

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-052121

(43)Date of publication of application : 05.03.1988

(51)Int.Cl. G02F 1/133
G09G 3/36

(21)Application number : 62-202716

(71)Applicant : SEIKO INSTR & ELECTRONICS LTD

(22)Date of filing : 14.08.1987

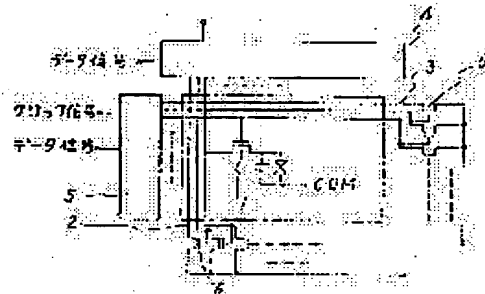
(72)Inventor : OOTA MASAHIKO
ARAI SATOSHI

(54) ELECTROOPTIC DEVICE

(57)Abstract:

PURPOSE: To carry out the performance test of the built-in shift register circuit of an electrooptic device and to check disconnection of the signal and control lines of the device and short-circuit between the lines in a shorter inspection stage, by providing a switching transistor for inspection to at least the one-side terminating ends of the signal and control lines of the electrooptic device provided with the built-in shift register circuit.

CONSTITUTION: A switching transistor (Tr) 6 is provided to the terminating ends of a signal line 2 connected with a shift register circuit 4 for picture element signal and a control line 3 connected with another shift register circuit 5 for control signal. By successively operating clock signals and data signals inputted to the common electrode of the switching Tr 6 and shift register circuit 4 and those inputted to the shift register circuit 5, the Tr 6 can be switched to the signal line 2 or control line 3 and, accordingly, the performance test of the driving circuit, disconnection checking in the signal and control lines 2 and 3, and short-circuit checking between the lines 2 and 3 can be performed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

Best Available Copy

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

Best Available Copy

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-52121

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)3月5日

G 02 F 1/133

3 2 7

8205-2H

G 09 G 3/36

8621-5C

審査請求 有 発明の数 1 (全3頁)

⑮ 発明の名称 電気光学装置

⑯ 特 願 昭62-202716

⑰ 出 願 昭59(1984)1月26日

前実用新案出願日援用

⑱ 発 明 者 太 田 昌 彦 東京都江東区亀戸6丁目31番1号 セイコー電子工業株式会社内

⑲ 発 明 者 荒 井 聡 東京都江東区亀戸6丁目31番1号 セイコー電子工業株式会社内

⑳ 出 願 人 セイコー電子工業株式会社 東京都江東区亀戸6丁目31番1号

㉑ 代 理 人 弁理士 最 上 務

明 細 書

1. 発明の名称

電気光学装置

2. 特許請求の範囲

(1) シフトレジスタ回路を内蔵したマトリクス電気光学装置において、信号線と制御線の少なくとも一方の終端に検査用スイッチングトランジスタを設けたことを特徴とする電気光学装置。

(2) 前記検査用スイッチングトランジスタのゲートと次段の信号線もしくは制御線とをつないだ特許請求の範囲第1項記載の電気光学装置。

(3) 前記検査用スイッチングトランジスタのソースが共通電極として信号線、制御線について少なくともそれぞれ独立にとり出されていることを特徴とする特許請求の範囲第1項記載の電気光学装置。

(4) 前記シフトレジスタを画素部の上下に配し、前記検査用スイッチングトランジスタを信号線もしくは制御線において少なくとも一本置きに互い

違いに配置したことを特徴とする特許請求の範囲第3項記載の電気光学装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は表示装置、プリンク用シャック等の電気光学装置、特にシフトレジスタ回路を同一基板上に内蔵した電気光学装置に関するものである。

(発明の概要)

シフトレジスタ回路を内蔵したマトリクス電気光学装置において、線と制御線の少なくとも一方の終端に検査用スイッチングトランジスタを設けたものであり、画素選択トランジスタ駆動回路の動作試験と同時に信号線、制御線の断線チェック及び相互の短絡チェックを行えるようにしたものである。

(従来の技術およびその問題点)

半導体薄膜を用いた集積回路装置、特にマトリクス配置型液晶表示装置において、現在シフトレジスタ回路に代表される画素選択トランジスタ駆

駆動回路(以下駆動回路と称す)を画素部と同一基板上に同一工程で作り込む試みが多くなされており、実用化の方向にある。しかしながら前記駆動回路を各信号線及び制御線に直結し同一基板上に作り込んだだけでは、前記駆動回路の動作試験を行うことが困難かつ信号線、制御線の断線チェック及び相互の短絡チェックを別の検査工程で行わなければならない検査コストが増す原因となってしまう。

第1図に示されるのは、駆動回路を画素部の信号線及び制御線と直接つないで同一基板上に作り込んだだけの駆動回路内蔵型液晶表示装置の回路図で画素選択トランジスタ1及び信号線2、制御線3を有する画素部と前記画素選択トランジスタ1を駆動する駆動回路(画素信号用シフトレジスタ回路4、制御信号用シフトレジスタ回路5に大別される)部が同一基板上に作り込まれている。(問題点を解決するための手段)

本発明は、これらの欠点を除去するため、同一基板上に内蔵された駆動回路、特にシフトレジスタ

回路5へ入力されるクロック信号とデータ信号を使って逐次動作することによって、前記スイッチングトランジスタ6を信号線もしくは制御線ごとにスイッチングすることができ、前記駆動回路の動作試験と同検査工程において、信号線2、制御線3それぞれの断線チェック及び相互の短絡チェックを行うことができる。

また実際液晶表示装置として使用する際には、前記共通電極を接地電位に接続していれば動作に影響を与えることはない。

また第3図は、本発明の他の実施例を示す回路図で前記本発明の一実施例と構造的には同様であるが、信号線2もしくは制御線3の終端に設けられたスイッチングトランジスタ6が画素部の上下及び左右に配され、それに従ってシフトレジスタ回路4及び5を画素部の上下及び左右に配置したことを特徴とする。これにより前記各シフトレジスタ回路4及び5の動作速度は $\frac{1}{2}$ に軽減され、かつ前記スイッチングトランジスタ6は分割配置のためレイアウト上無理がない。またこの場合各ス

ク回路の動作試験と信号線、制御線の断線チェック及び相互の短絡チェックをより短い検査工程で行える様な構造の電気光学装置を提供することを目的とする。

(実施例)

以下、図面を用いて本発明の実施例を詳細に説明する。第2図は本発明の一実施例を示す回路図で、第1図に示されるものと同様に画素部と駆動回路部が同一基板上に作り込まれ直結されているが画素信号用シフトレジスタ回路4に接続されている信号線2及び制御信号用シフトレジスタ回路5に接続されている制御線3のそれぞれの線の終端にスイッチングトランジスタ6が設けられており、前記各スイッチングトランジスタ6のゲート電極は次段の信号線もしくは制御線に接続されている。また前記各スイッチングトランジスタ6のソース電極は信号線側及び制御線側それぞれに共通電極として取り出されている。前記共通電極及び画素信号用シフトレジスタ回路4へ入力されるクロック信号とデータ信号、また制御信号用シフトレジ

スタ6のソース電極をまとめた共通電極は画素部の各辺ごとに集められ対応する各シフトレジスタ回路の動作試験の際、信号線み取り端子として用いられる。

(発明の効果)

以上のごとく本発明によれば、シフトレジスタ回路に代表される駆動回路の動作試験と信号線、制御線それぞれの断線チェック及び相互の短絡チェックを同検査工程で行うことが可能である。

4. 図面の簡単な説明

第1図は画素部と駆動回路部を同一基板上に作り込み直結しただけの液晶表示装置の回路図で、第2図は本発明の一実施例における電気光学装置の回路図で、第3図は本発明の他の実施例における電気光学装置の回路図である。

- 1・・・画素選択トランジスタ
- 2・・・信号線
- 3・・・制御線
- 4・・・画素信号用シフトレジスタ回路

5・・・制御信号用シフトレジスタ回路

6・・・スイッチングトランジスタ

以 上

出願人 セイコー電子工業株式会社

代理人 弁理士 殿 上

